

Análisis de la eficiencia de un Puente-H basado en tecnología SiC-MOSFET para aplicaciones de alta frecuencia y media potencia

Pacher Julio, Renault Alfredo, Comparatore Leonardo

jpacher@ing.una.py, arenault@ing.una.py, lcomparatore@ing.una.py

Facultad de Ingeniería - Universidad Nacional de Asunción, Paraguay

Programa de Incentivos Para la Formación de Docentes Investigadores - Convocatoria 2015

RESUMEN

El presente trabajo muestra el diseño de un esquema para un controlador de puente-H completo basado en la tecnología SiC-MOSFET utilizado para aplicaciones de alta frecuencia y media tensión. A modo de cuantificar la eficiencia del diseño se realizaron mediciones de las pérdidas por conmutación y las pérdidas por conducción que presentan los semiconductores basados en los resultados experimentales obtenidas en laboratorio con la plataforma experimental montada para tal efecto.

INTRODUCCIÓN

Con el desarrollo de la tecnología de los semiconductores de potencia así como el aumento significativo en la potencia de cómputo de los microprocesadores, las capacidades del manejo de la energía y la velocidad de conmutación de los dispositivos de potencia han mejorado considerablemente presentando mayor eficiencia a frecuencias más elevadas.

Actualmente con los avances en fabricación de nuevos dispositivos semiconductores basados en tecnologías de carburo de silicio (SiC), han permitido ampliar las opciones a la hora de seleccionar los dispositivos de conmutación para aplicaciones de potencia. Las características de estos nuevos semiconductores permiten mejorar la eficiencia del sistema, trabajar bajo tensiones de bloqueo mayores (del orden de los 1200V en algunos SiC MOSFETs), además tienen como características importantes su reducida pérdida de conducción así como la de conmutación y frecuencias de conmutación más elevadas en comparación a los IGBT.

El presente trabajo se basa en el desarrollo de una plataforma experimental formado por un sistema Puente-H completo, sus circuitos de acondicionamiento de señales y controladores, utilizando una frecuencia de conmutación del orden de los 100Khz.

MATERIALES Y MÉTODOS

En la Figura 1 se observa el sistema experimental implementado para cuantificar la eficiencia de la celda puente-h diseñado. El sistema incluye la celda puente-H con sus circuitos de acondicionamientos, controladores y DC-Link. Para cuantificar la eficiencia del diseño se procede a medir las tensiones y corrientes de drenador en los SiCMOSFET para diferentes valores de potencia de salida entregada a la carga. Para las pruebas experimentales se utilizó una carga tipo RL con valores de $R=20$ Ohm y $L = 10\mu H$, el DC-Link se implementó mediante fuentes de alimentación de DC.

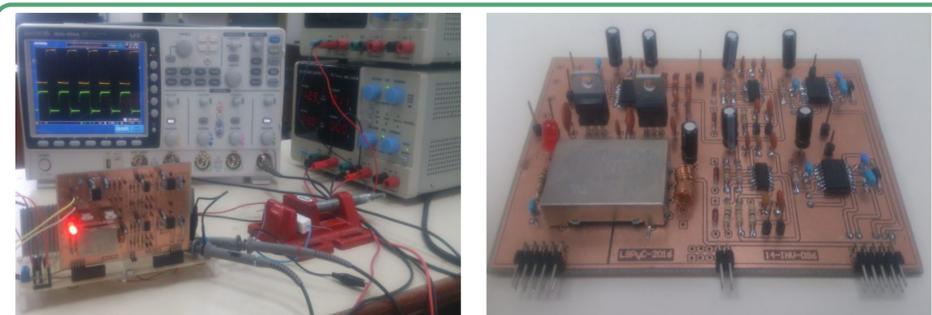


Figura 1: (Izq.) Plataforma experimental utilizada para realizar las mediciones. (Der.) Placa de control diseñado para el disparo de los SiC-MOSFET.

RESULTADOS

En la Figura 2 se observa las señales utilizadas para medir los intervalos de tiempo de las transiciones presentadas por las señales VDS e ID, además se observa los resultados de los cálculos de eficiencia. La imagen termográfica muestra las temperaturas de cada semiconductor del puente-H, con los siguientes valores: SP1=75,3°C, SP2=72,1°C, SP3=80,6°C, SP4=70,1°C.

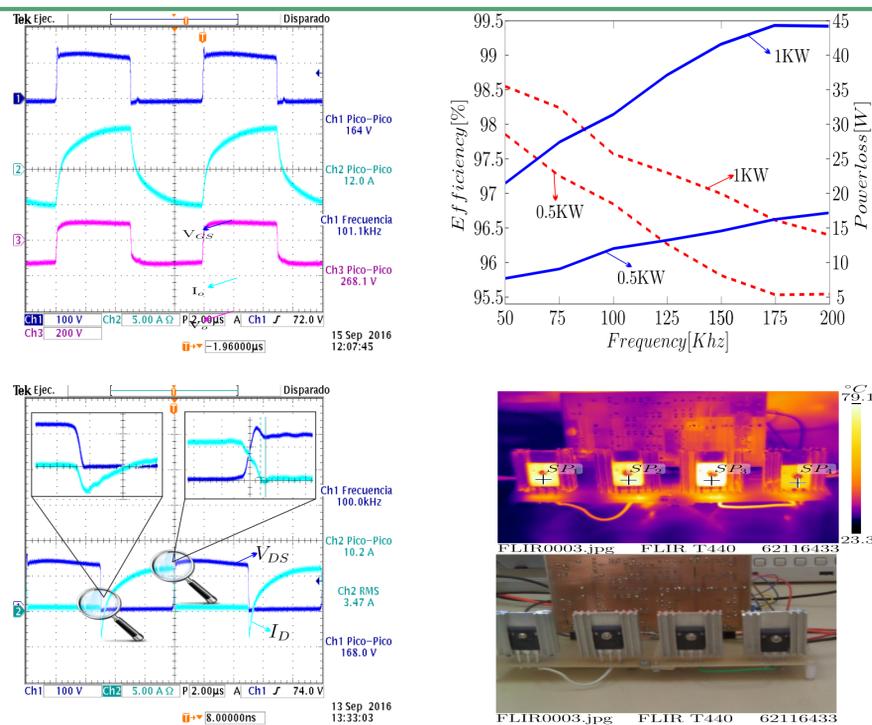


Figura 2: (Izq. Sup.) Señales de salida V_o , I_o y V_{GS} . (Izq. Inf.) Señales V_{DS} e I_D de los SiC-MOSFET. (Der. Sup.) Eficiencia y pérdidas de potencia. (Der. Inf.) Imagen termográfica del puente-H.

CONCLUSIONES

Considerando los resultados obtenidos se observan que las pérdidas por conmutación aumentan con la frecuencia mientras que las pérdidas por conducción disminuyen con el aumento de la frecuencia. El diseño responde adecuadamente dentro del rango de frecuencias de operación comprendida entre los 50Khz y 200Khz, obteniéndose un rendimiento del 98% al 95% conforme aumenta la frecuencia.

REFERENCIAS

- S. Hazra, A. De, L. Cheng, J. Palmour, M. Schupbach, B. A. Hull, S. Allen, and S. Bhattacharya, "High switching performance of 1700-V, 50-A sic power mosfet over si igbt/bimosfet for advanced power conversion applications," IEEE Transactions on Power Electronics, vol. 31, no. 7, pp. 4742–4754, July 2016.
- J. Jordán, V. Esteve, E. Sanchis-Kilders, E. J. Dede, E. Maset, J. B. Ejea, and A. Ferreres, "A comparative performance study of a 1200 v si and sic mosfet intrinsic diode on an induction heating inverter," IEEE Transactions on Power Electronics, vol. 29, no. 5, pp. 2550–2562, May 2014.

AGRADECIMIENTOS

El proyecto se desarrolla en las instalaciones del Laboratorio de Sistemas de Potencia y Control (LSPyC) de la Facultad de Ingeniería - UNA.

Este proyecto es financiado por el CONACYT a través del Programa PROCIENCIA con recursos del Fondo para la Excelencia de la Educación e Investigación - FEEI del FONACYDE